

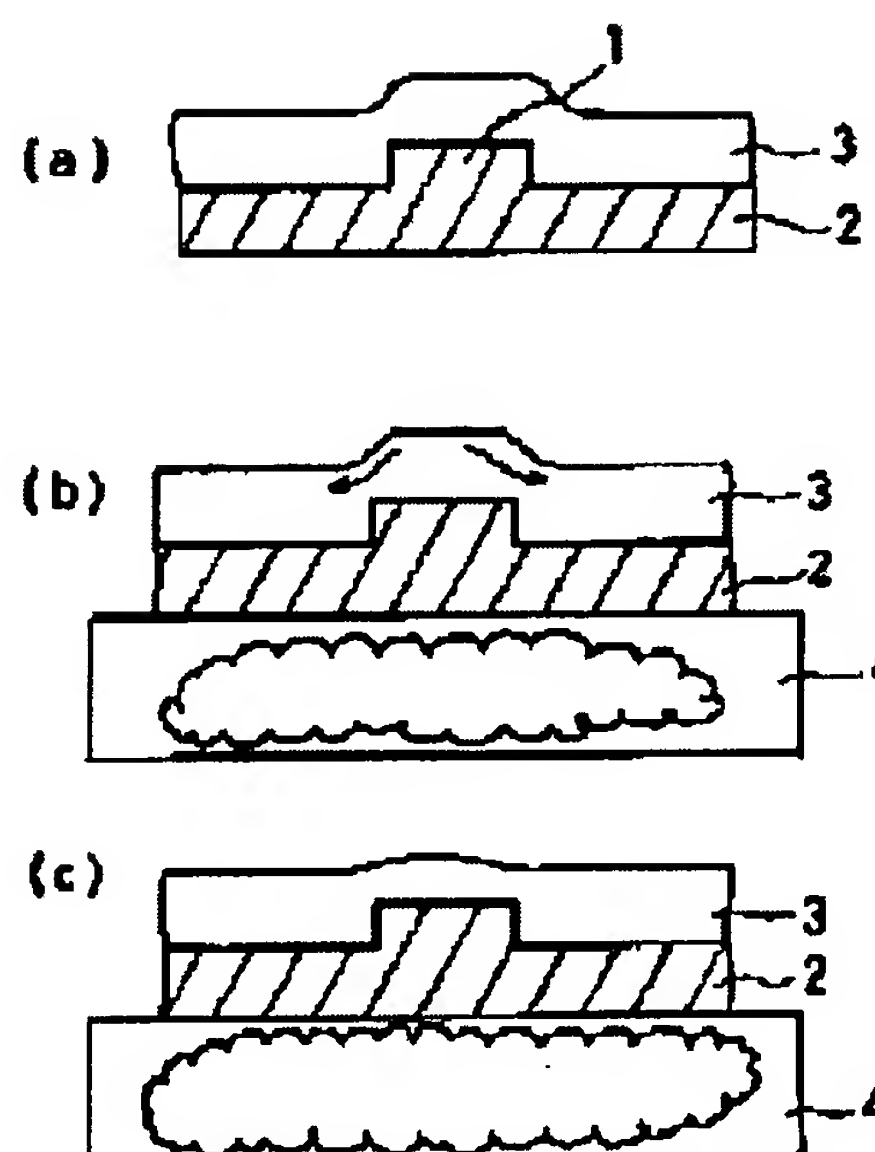
METHOD FOR FLATTENING RESIST

Patent number: JP5061206
Publication date: 1993-03-12
Inventor: UESUGI TAKESHI
Applicant: OKI ELECTRIC IND CO LTD
Classification:
- international: **G03F7/38; H01L21/027; G03F7/38; H01L21/02; (IPC1-7): G03F7/38; H01L21/027**
- european:
Application number: JP19910219705 19910830
Priority number(s): JP19910219705 19910830

Report a data error here

Abstract of JP5061206

PURPOSE: To obtain excellent flatness and to prevent a processing atmosphere from being polluted by the generated gases from a resist prep. by dissolving specific cresol novolak into ethyl cellosolve acetate in a high-temp. processing stage after formation of the resist by applying the above-mentioned resist on a substrate and processing the substrate by two stages of baking. **CONSTITUTION:** The semiconductor substrate 2 having ruggedness is prep. and the resist 3 prep. by dissolving the o-cresol novolak having 700 to 17000 mol.wt. into the ethyl cellosolve acetate is applied on this substrate 2. The substrate 2 coated with the resist 3 is then baked at 180 to 220 deg.C. Further, the resist 3 subjected to the 1st baking stage is baked at 270 to 300 deg.C. The 1st baking to be executed at 180 to 220 deg.C in such a manner acts to flatten the applied resist 3 and the 2nd baking to be executed at 270 to 300 deg.C exists in the resist and acts the expel the gases generated by thermal decomposition, etc., in a heating stage.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-61206

(43) 公開日 平成5年(1993)3月12日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 3 F 7/38		7124-2H		
H 0 1 L 21/027				
		7352-4M	H 0 1 L 21/30	3 6 1 X
		7352-4M		3 6 1 B
		7352-4M		3 6 1 G

審査請求 未請求 請求項の数1(全 7 頁)

(21) 出願番号 特願平3-219705

(22) 出願日 平成3年(1991)8月30日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 上杉 毅

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

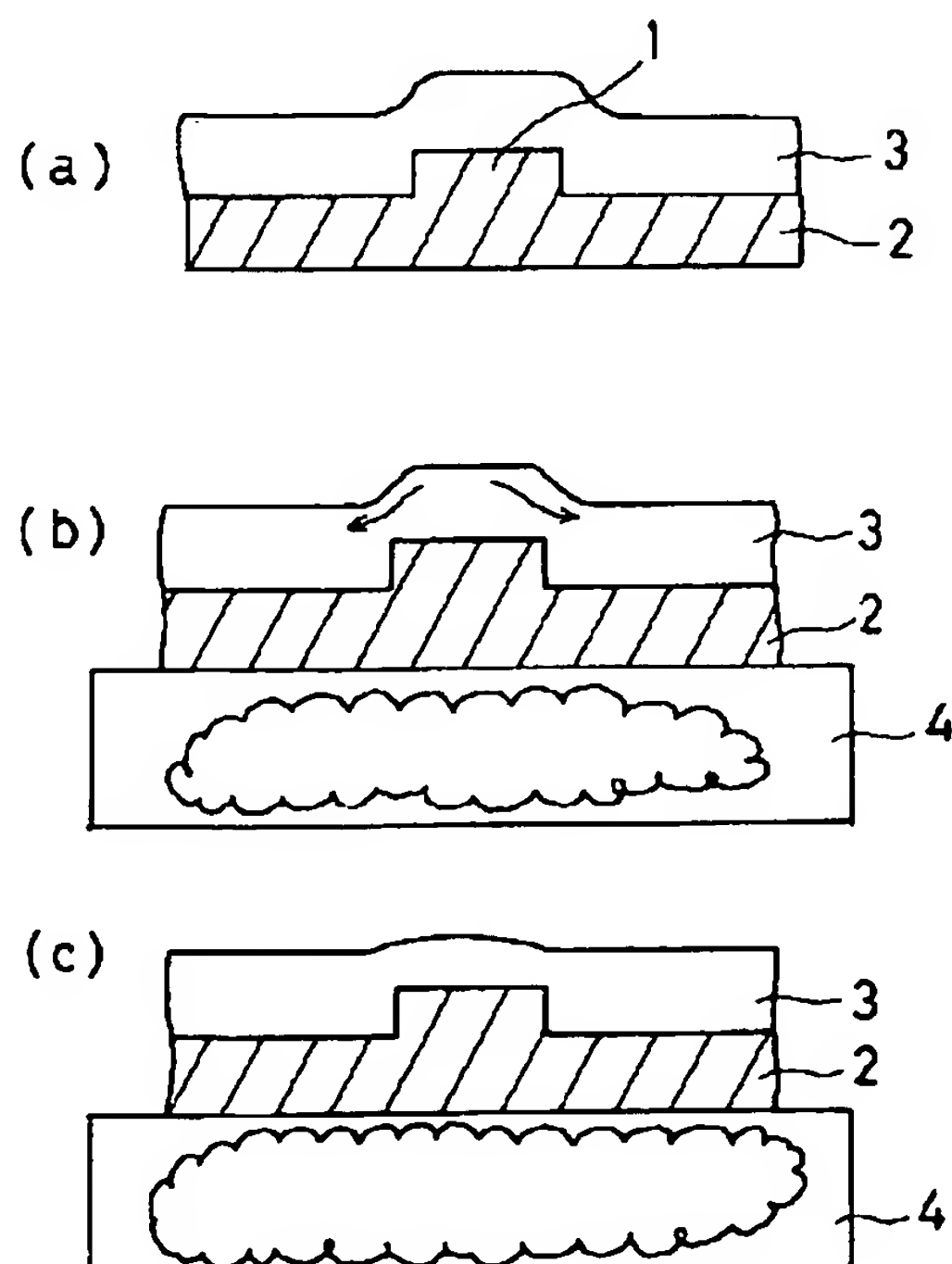
(74) 代理人 弁理士 鈴木 敏明

(54) 【発明の名称】 レジストの平坦化方法

(57) 【要約】

【目的】 平坦化性にすぐれ、レジスト形成後の高温処理工程においても、レジストからの発生ガスによって処理雰囲気を汚染しないレジストを提供することにある。

【構成】 分子量700～1700のα-クレゾールノボラックをエチルセルソルブアセテートに溶解したレジスト3を塗布し、180～220℃でベークし、さらに270～300℃でベークする2段階ベークを施す。



【特許請求の範囲】

【請求項1】 凹凸を有する基板を準備する工程と、
この基板上に分子量700～1700の α -クレゾール
ノボラックをエチルセルソルブアセテートに溶解したレ
ジストを塗布する工程と、

前記レジストを塗布した基板を180℃～220℃でベ
ークする第1のベーク工程と、

この第1のベーク工程が施された前記レジストを塗布し
た基板を270℃～300℃でベークする第2のベーク
工程とを有することを特徴とするレジストの平坦化方
法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はレジストの平坦化方法
に関し、詳しくは α -クレゾールノボラック（以下 α -
CNという）をエチルセルソルブアセテート（以下ECA
という）に溶解したレジストを用いた平坦化方法に関
するものである。

【0002】

【従来技術】 α -CNをECAに溶解したレジストによ
る平坦化方法は発明協会公開技報No. 90-1294
4に開示されている。

【0003】

【発明が解決しようとする課題】 しかしながら、この開
示内容は単に α -CNをECAに溶解したレジストの利
用についてのみであり、このままでは後の高温ベーク工
程でECAもしくはその熱分解による物質の一部がガス
として発生し、プロセスの環境を悪化してしまうという
問題があった。

【0004】

【課題を解決するための手段】 上記問題点を解決するた
め、この発明では凹凸を有する基板上に分子量700～
1700の α -クレゾールノボラックをエチルセルソル
ブアセテートに溶解したレジストを塗布する工程と、こ
のレジストを塗布した基板を180℃～220℃でベ
ークする第1のベーク工程と、この第1のベーク工程が施
された基板を270℃～300℃でベークする第2のベ
ーク工程とを有するレジストの平坦化方法を提供する。

【0005】

【作用】 700～1700の分子量の α -クレゾールノ
ボラックは平坦性の高いレジスト材に寄与する。180
℃～220℃で行なう第1のベークは、塗布したレジス
トを平坦化させるよう作用する。270℃～300℃で
行なう第2のベークはレジスト中に存在し、加熱工程で
熱分解等によって発生するガスを追い出すよう作用す
る。

【0006】

【実施例】 図1(a)～(c)はこの発明の実施例を示
す断面図である。

【0007】 まず、図1(a)に示すようにパターン幅

50 μ m、段差1.0 μ mのパターン1を有する半導体
基板2上に分子量1000程度の低分子量からなる α -
CNをECAに溶解したレジスト3を1.5 μ m程度回
転塗布する。ここで、分子量を1000程度としたのは
次のような実験結果に基いている。

【0008】 図2は α -CNの分子量に対する平坦化特
性を示すグラフで、この実験は初期段差1.0 μ m、パ
ターン幅80 μ m以下の凹凸を有する基板上に分子量が
1000, 2000, 3000の α -CNを1.8 μ m
回転塗布後、200℃で5分ベークを行なった後の表面
段差を測定した。この図からわかるように、 α -CNの
分子量は小さい程よく、分子量1000の α -CNでは
パターン幅40 μ m程度の凹凸段差を約0.2 μ mの表
面段差で被覆している。ここで、分子量は500程度と
小さすぎるベーク時の基板との密着性が悪くなったり、
レジスト表面がラフになったりするので、700～17
00程度が良いと考えられる。

【0009】 次に、図1(b)に示すように、レジスト
3をホットプレート4で200℃、3分の第1のベーク
を行なう。この第1のベーク温度を200℃としたのは
次のような実験結果に基いている。

【0010】 図3はベーク温度に対する平坦化特性を示
すグラフで、この実験は初期段差1.0 μ mで、パター
ン幅15 μ m, 32 μ m, 70 μ mからなる凹凸を有す
る基板にECAに溶解した分子量1000の α -CNを
1.5 μ m回転塗布後、ベーク温度を変化させて1分間
ベークした後の表面段差を測定した。図3からわかるよ
うに、どのようなパターン幅の凹凸でも、180℃～2
20℃で良好な平坦性が得られる。これは、230℃以
上では α -CNの熱溶解性よりも熱架橋性が優勢になる
ためと考えられる。

【0011】 さて、第1のベーク後、レジスト3は図1
(c)に示すように平坦化され、その表面段差は0.2
 μ mとなる。この平坦化されたレジスト3を300℃で
1分間第2のベークを行なう。この第2のベークは第1
のベーク後残っているECAやECAの熱分解した物
質、又は α -CNの側鎖の-OH, -CH₃などの未反
応成分の熱分解による物質がガスとして発生するのを防
ぐために行なうものである。

【0012】 この第2のベークの効果を確かめるために
図4, 図5に示す実験を行なった。

【0013】 図4はTG-MS法によるアウトガス（レ
ジストから出たガス）の分析結果を示す図である。図4
に示す実験は分子量1000の α -CNをECAに溶解
したレジストを基板に塗布し、50℃から10℃/分の
昇温速度で400℃まで昇温させた時のレジストからの
発生ガスをECAに注目してガス強度を測定したもので
ある。図4のaは分子量78のベンゼン、bは分子量7
7のC₆H₆, cは分子量72の物質、dは分子量59
の物質、eは分子量43の物質、fは分子量31の物

質、gは分子量29の物質、hは分子量15の CH_3 、iは分子量18の水を示している。

【0014】図4のc、d、e、f、g、hはECAから熱分解等で発生したものと考えられ、ECAの沸点である156℃近傍で強度が最大となり、250℃ぐらいまで発生が認められる。逆に図4のa、b、iはo-CNから発生したガスと考えられ、350℃以上で発生が認められる。従って、第2のバークはo-CNが分解せず、かつ、ECAからのガスを完全に追い出してしまう温度である。270℃～300℃で行なうのが適当と考えられる。

【0015】図5は2段階バークによる平坦化性を示す図である。図5の実験では、ECAに溶解したo-CNを200℃3分でバークし、(第1のバーク)平坦化させた後、300℃1分でバークした(第2のバーク)ものと、300℃で1分バークしたものとを、パターン幅に対して表面段差を測定した。ここで、両者のレジストの膜厚は1.8 μm 、初期段差は1.0 μm である。

【0016】図5からわかるように2段階バークしたものは、バーク1回しかしないものよりも良好な平坦性を示しており、図2で示した平坦化特性とほぼ同じことがわかる。

【0017】以上2段階バークについて詳細に述べたが、レジスト塗布工程後に高温処理工程が存在しない場

合は第2のバークを省略することも可能であることはいうまでもない。

【0018】

【発明の効果】以上述べたように、この発明によれば分子量700～1700のo-クレゾールノボラックをエチルセルソルブアセテートに溶解したレジストを2段階バークによって処理したため、平坦度の優れたレジストが得られ、また、後の高温処理工程においても処理雰囲気レジストからの発生ガス等で汚染することもない。

【図面の簡単な説明】

【図1】(a)～(c)はこの発明の実施例を示す図

【図2】o-クレゾールノボラックの分子量に対する平坦化特性を示す図

【図3】バーク温度に対する平坦化特性を示す図

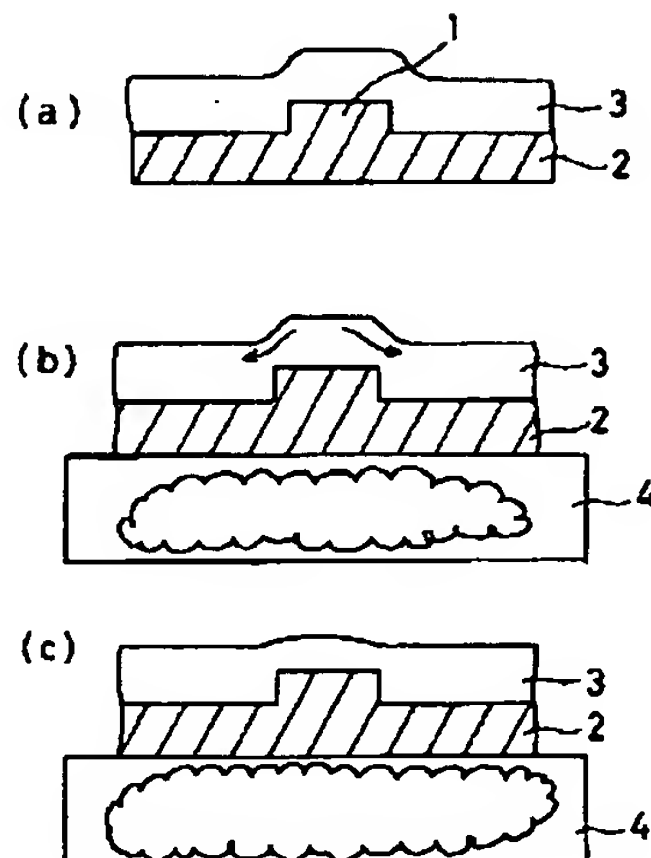
【図4】TG-MS法によるレジストのアウトガス強度を温度に対して測定した図

【図5】2段階バークと1段階バークとの比較を示す図である。

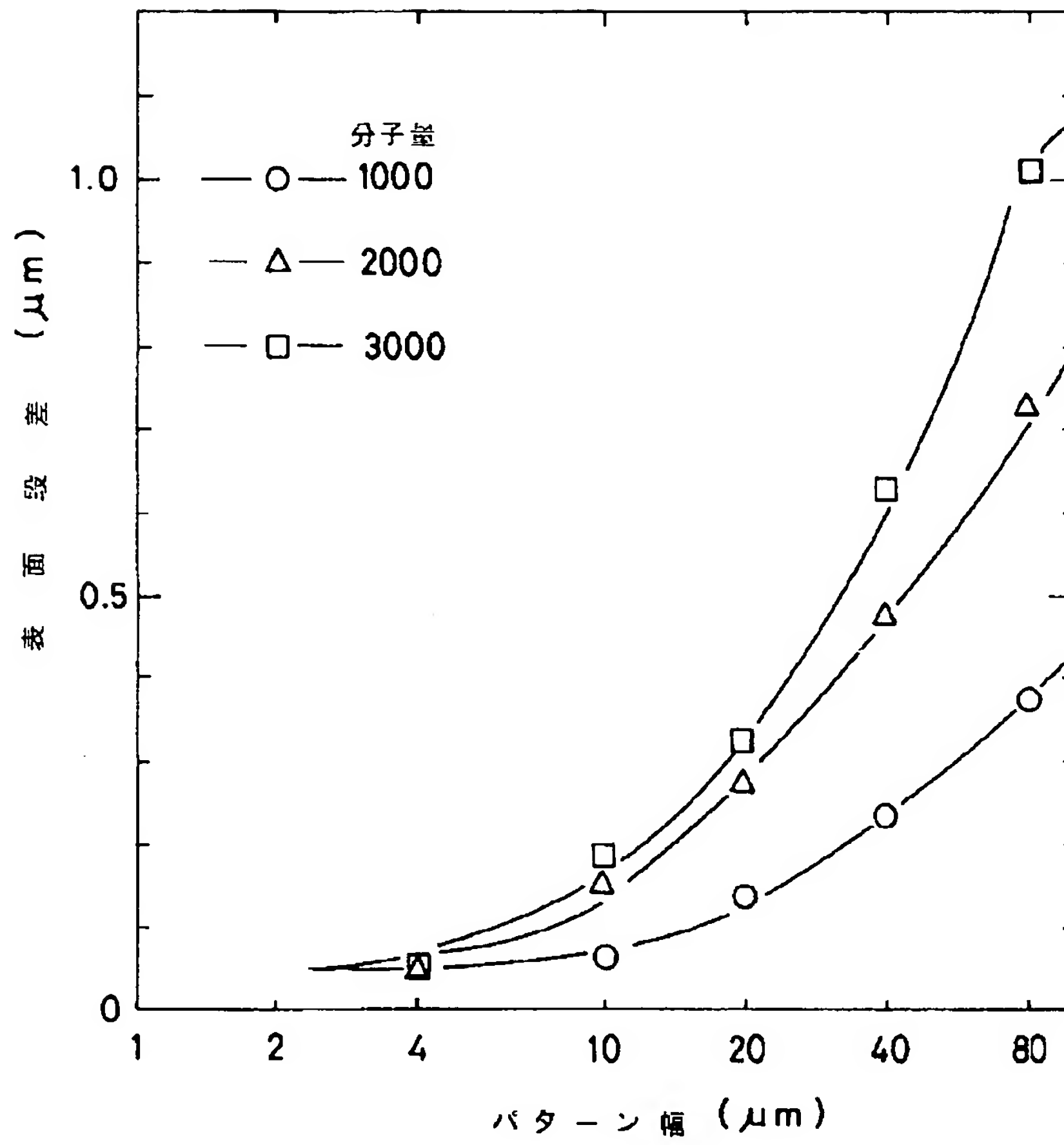
【符号の説明】

- | | |
|---|---------|
| 1 | 段差 |
| 2 | 基板 |
| 3 | レジスト |
| 4 | ホットプレート |

【図1】

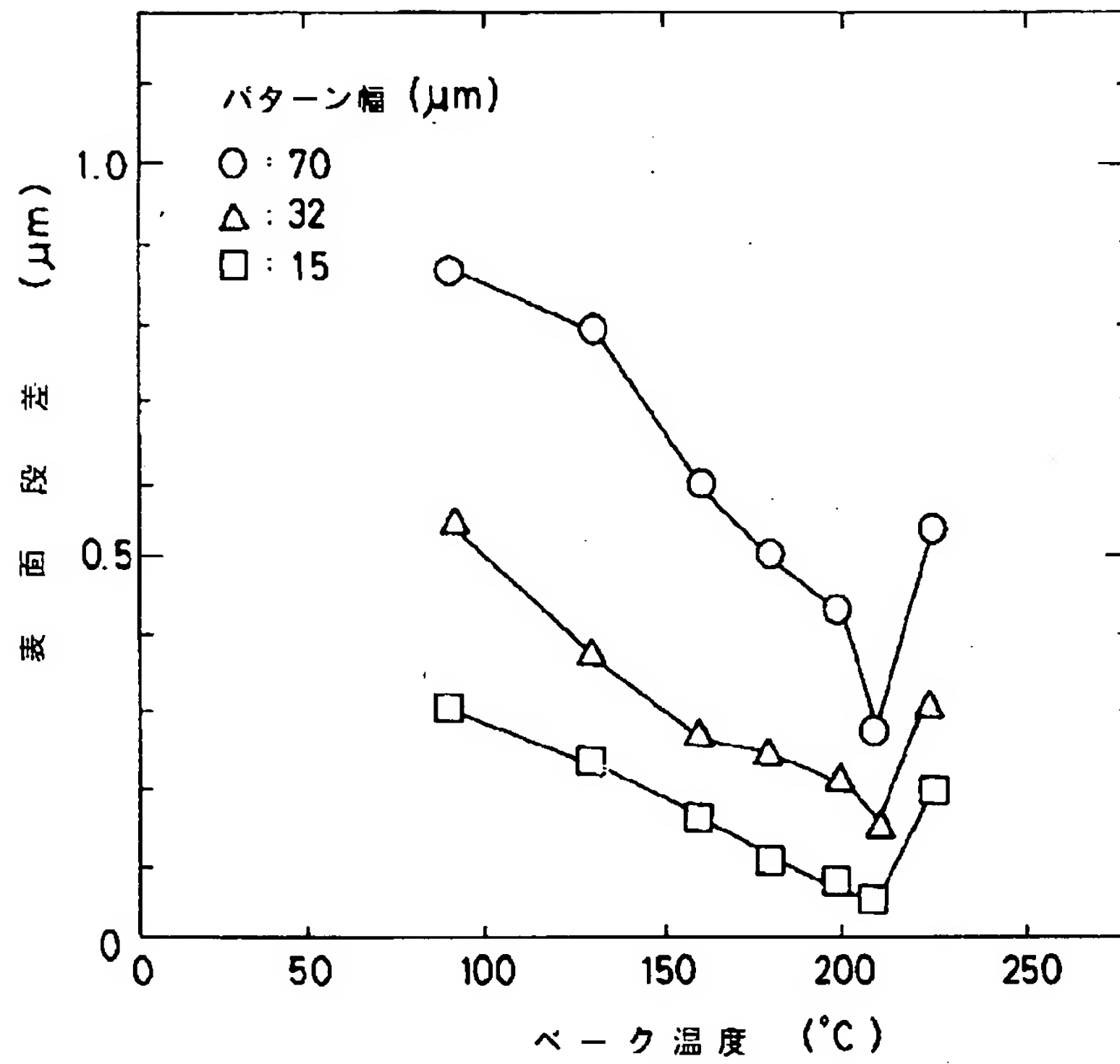


【図2】



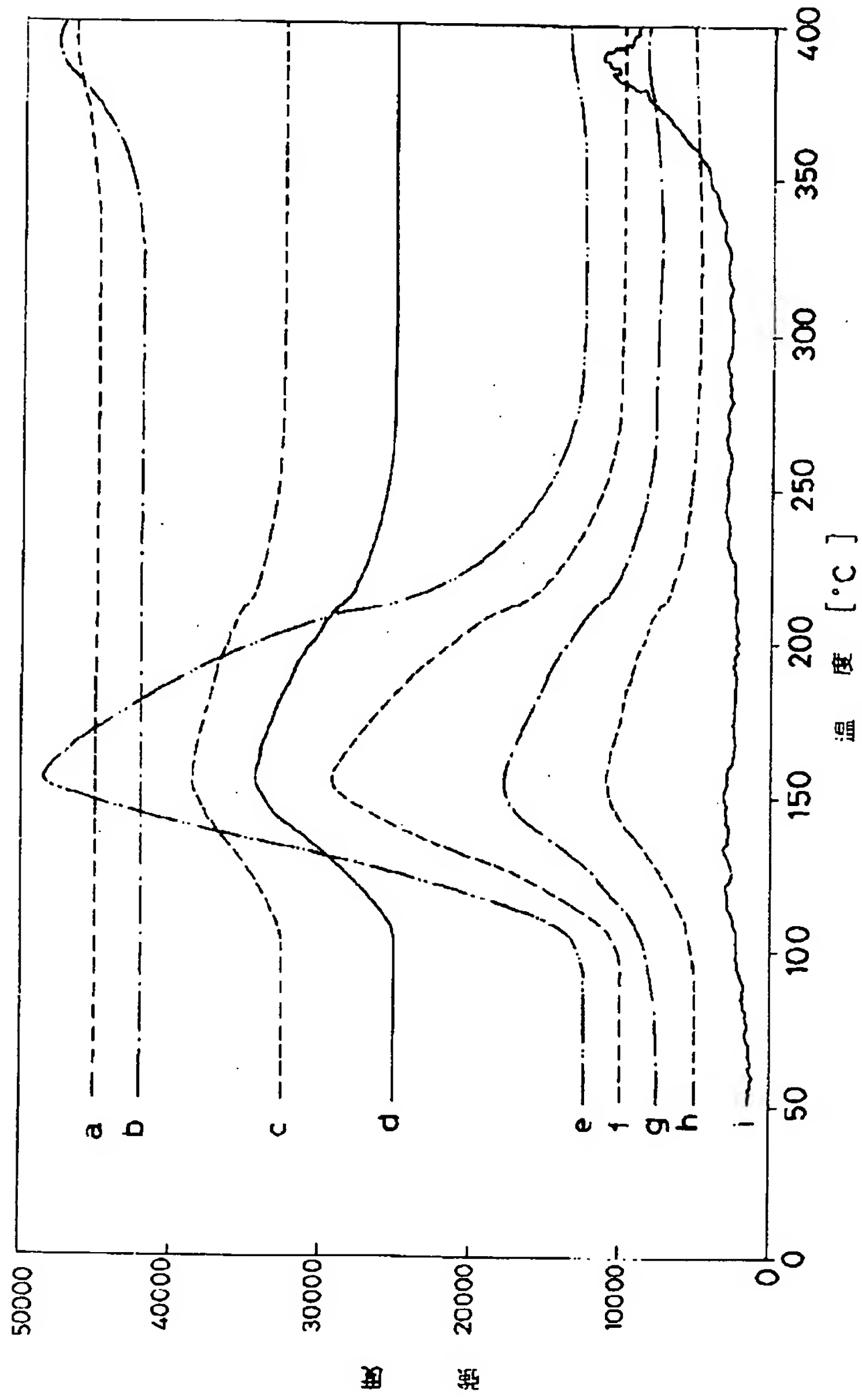
O-C-Nの分子量に対する平坦化特性

【図3】



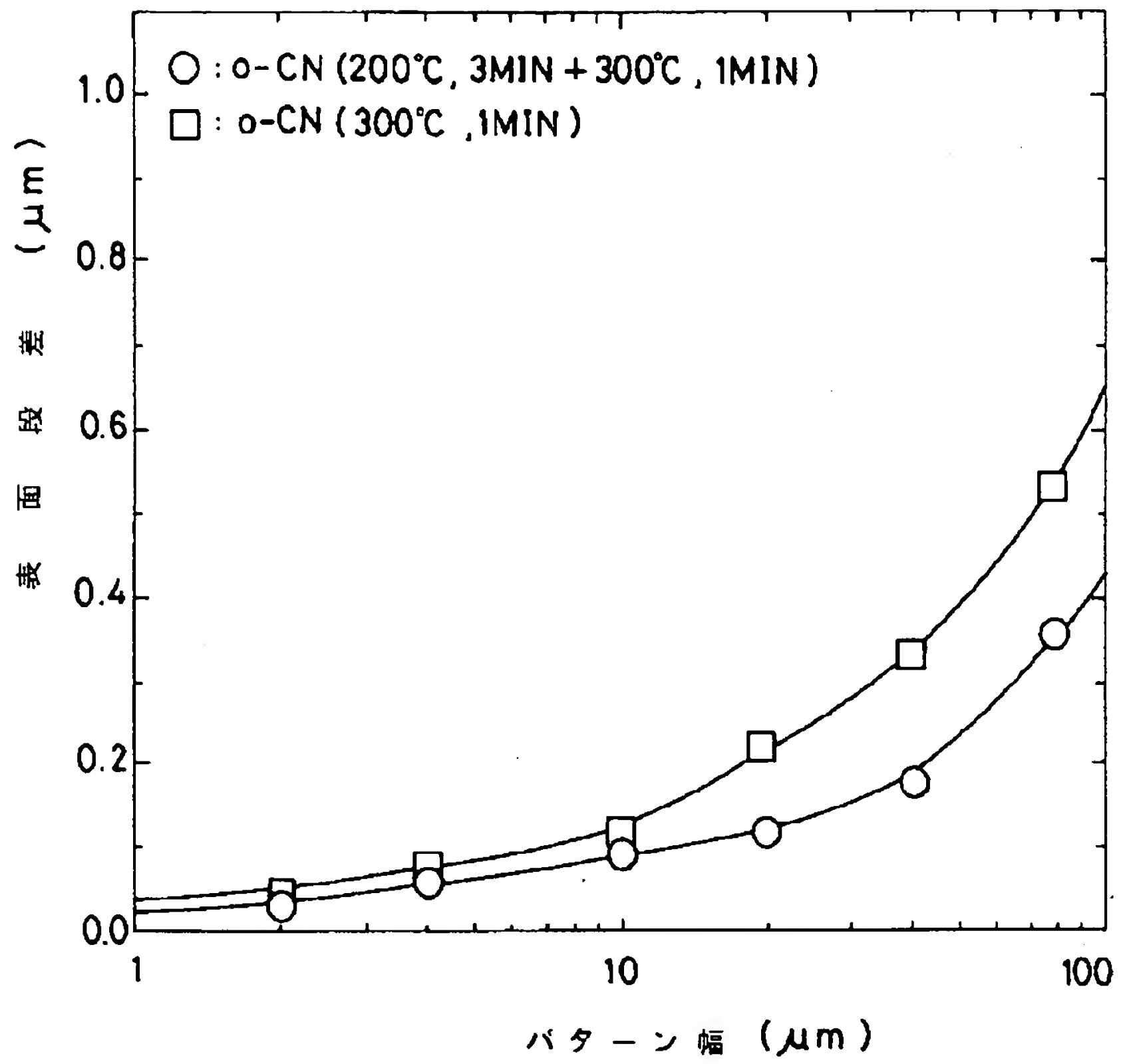
ベーク温度に対する平坦化特性

【図4】



TGS法によるレジストのアウトガス分析

【図5】



○-CNにおける平坦化特性の2段階ベーク法による効果